

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-094212
 (43)Date of publication of application : 06.04.2001

(51)Int.Cl. H01S 5/22
 H01L 33/00

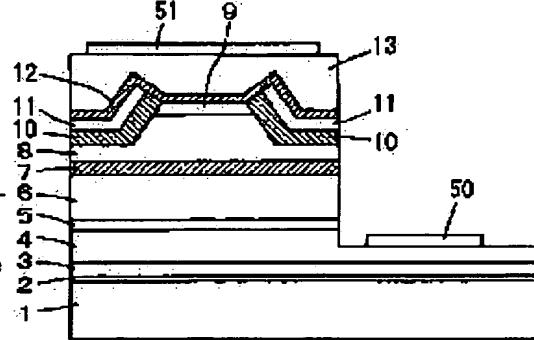
(21)Application number : 11-271126 (71)Applicant : SANYO ELECTRIC CO LTD
 (22)Date of filing : 24.09.1999 (72)Inventor : DAIHO HIROKI
 HAYASHI NOBUHIKO

(54) SEMICONDUCTOR ELEMENT AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor element in which the occurrence of cracks and the deterioration of crystallinity in a regrown layer after treatment, such as the etching, are prevented.

SOLUTION: In a semiconductor element, an AlGaN buffer layer 2, an undoped GaN layer 3, an n-type GaN contact layer 4, an n-type InGaN crack preventing layer 5, an n-type AlGaN clad layer 6, an MQW active layer 7, and a p-type AlGaN clad layer 8 are successively on a sapphire substrate 1. A ridge section is formed on the p-type AlGaN clad layer 8 and a p-type GaN cap layer 9 is formed on the upper surface of the ridge section. On the planar section of the clad layer 8 and the side faces of the ridge section, n-type AlGaN first regrown low-temperature buffer layers 10 and n-type AlGaN current-blocking layers 11 are successively formed and, on the upper surfaces of the blocking layers 11 and ridge section, a p-type AlGaN second regrown low-temperature buffer layer 12 and a p-type GaN contact layer 13 are formed.



LEGAL STATUS

[Date of request for examination] 27.03.2001
 [Date of sending the examiner's decision of rejection] 22.07.2003
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number]
 [Date of registration]
 [Number of appeal against examiner's decision of rejection]

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01S 5/30

H01L 33/00

[12] 发明专利申请公开说明书

[21] 申请号 00133134.5

[43] 公开日 2001 年 4 月 4 日

[11] 公开号 CN 1290056A

[22] 申请日 2000.9.22 [21] 申请号 00133134.5

[30] 优先权

[32] 1999.9.24 [33] JP [31] 271126/1999

[71] 申请人 三洋电机株式会社

地址 日本大阪府

[72] 发明人 大保广树 林伸彦

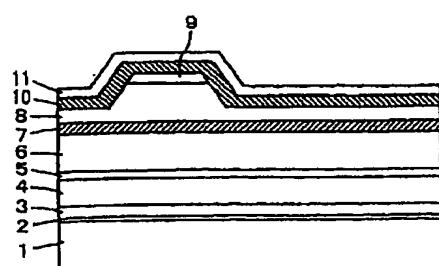
[74] 专利代理机构 上海专利商标事务所
代理人 孙敬国

权利要求书 3 页 说明书 17 页 附图页数 6 页

[54] 发明名称 半导体元件及其制造方法

[57] 摘要

在蓝宝石衬底上顺序地形成 AlGaN 缓冲层、不掺杂的 GaN 层、n - GaN 接触层、n - InGaN 裂纹防止层、n - AlGaN 覆盖层、MQW 有源层和 p - AlGaN 覆盖层。在 p - AlGaN 覆盖层上形成脊形部分，在脊形部分上面形成 p - GaN 间隙层。在 p - AlGaN 覆盖层的平坦部分上和脊形部分的侧面顺序地形成 n - AlGaN 第一再生长低温缓冲层和 n - AlGaN 电流阻挡层，在 n - AlGaN 电流阻挡层上和脊形部分上面形成 p - AlGaN 第二再生长低温缓冲层和 p - GaN 接触层。



I S S N 1 0 0 8 - 4 2 7 4

权利要求书

1.一种半导体元件，包括：

上面构图的氮化物系半导体构成的第一半导体层；位于所述第一半导体层上的氮化物系半导体构成的缓冲层；和位于所述缓冲层上的氮化物系半导体构成的第二半导体层。

2.如权利要求 1 的半导体元件，所述缓冲层是在 500℃以上 700℃以下的衬底温度下生长的层。

3.如权利要求 1 的半导体元件，所述第一半导体层顺序地包括有源层和带有平坦部分及所述平坦部分上的脊形部分的覆盖层；

所述缓冲层被设置在所述覆盖层的所述平坦部分上和所述脊形部分的侧面；

所述第二半导体层包括在所述缓冲层上形成的电流阻挡层。

4.如权利要求 3 的半导体元件，所述缓冲层的膜厚为 20Å 以上 500Å 以下。

5.如权利要求 1 的半导体元件，所述第一半导体层包括有源层、带有平坦部分和所述平坦部分上的脊形部分的覆盖层、以及设置在所述覆盖层的平坦部分上和脊形部分的侧面的电流阻挡层；

所述缓冲层被设置在所述覆盖层的所述脊形部分的上面和所述电流阻挡层上。

6.如权利要求 5 的半导体元件，所述缓冲层的膜厚为 20Å 以上 150Å 以下。

7.如权利要求 5 的半导体元件，在所述脊形部分的上面和所述缓冲层之间还设有间隙层。

8.如权利要求 1 的半导体元件，所述第一半导体层顺序地包括有源层、覆盖层、带有带状开口部分的电流阻挡层；

所述缓冲层被设置在所述电流阻挡层上、以及所述带状开口部分内的底面和侧面上。

9.如权利要求 8 的半导体元件，所述缓冲层的膜厚为 20Å 以上 150Å 以下。

10.如权利要求 1 的半导体元件，所述氮化物系半导体是包含镓、铝、铟、铊和硼的至少其中之一的 III 族氮化物系半导体。

11.如权利要求 10 的半导体元件，构成所述缓冲层的所述氮化物系半导体

包含铝，所述缓冲层的所述铝的组成大于 0 并且小于 0.7。

12. 一种半导体元件的制造方法，包括：

在结晶生长装置内在衬底上按第一温度形成氮化物系半导体构成的第一半导体层的工序；

5 把形成所述第一半导体层的衬底从所述结晶生长装置中取出并进行预定处理的工序；

在所述处理的衬底上的第一半导体层上，在所述结晶生长装置内，在比所述第一温度低的第二温度下，形成氮化物系半导体构成的缓冲层的工序；和

在所述结晶生长装置内，在所述缓冲层上，在比所述第二温度高的温度下，

10 形成氮化物系半导体构成的第二半导体层的工序。

13. 如权利要求 12 的半导体元件的制造方法，形成所述缓冲层的工序包括在 500°C 以上 700°C 以下的所述第二温度下形成所述缓冲层的工序。

14. 如权利要求 12 的半导体元件的制造方法，形成所述第一半导体层的工序包括形成有源层的工序和在所述有源层上形成覆盖层的工序；

15 进行所述预定处理的工序包括通过除去除了所述覆盖层中央部分的带状区域以外的区域来形成平坦部分和所述平坦部分上的脊形部分的工序；

形成所述缓冲层的工序包括在所述平坦部分上和所述脊形部分的侧面形成所述缓冲层的工序；

20 形成所述第二半导体层的工序包括在所述缓冲层上形成电流阻挡层的工序。

15. 如权利要求 14 的半导体元件的制造方法，形成所述缓冲层的工序包括形成膜厚 20Å 以上 500Å 以下的所述缓冲层的工序。

16. 如权利要求 12 的半导体元件的制造方法，形成所述第一半导体层的工序包括形成有源层的工序、在所述有源层上形成带有平坦部分及平坦部分上的脊形部分的覆盖层的工序、以及在所述覆盖层上形成电流阻挡层的工序；

进行所述预定处理的工序包括在所述电流阻挡层上形成带状开口部分使所述脊形部分的上面露出的工序；

形成所述缓冲层的工序包括在所述电流阻挡层上、以及所述带状开口部分内的底面和侧面形成缓冲层的工序。

30 17. 如权利要求 11 的半导体元件的制造方法，形成所述缓冲层的工序包括

形成膜厚 20Å 以上 150Å 以下的所述缓冲层的工序。

18.如权利要求 16 的半导体元件的制造方法，形成所述第一半导体层的工序还包括在所述覆盖层的所述脊形部分上面形成间隙层的工序。

19.如权利要求 12 的半导体元件的制造方法，形成所述第一半导体层的工序包括形成有源层的工序、在所述有源层上形成覆盖层的工序、以及在所述覆盖层上形成电流阻挡层的工序；

进行所述预定处理的工序包括在所述电流阻挡层上形成带状开口部分，在所述带状开口部分内使所述第一半导体层露出的工序；

形成所述缓冲层的工序包括在所述电流阻挡层上、以及所述带状开口部分内的底面和侧面形成缓冲层的工序。

20.如权利要求 19 的半导体元件的制造方法，形成所述缓冲层的工序包括形成膜厚 20Å 以上 150Å 以下的所述缓冲层的工序。

说 明 书

半导体元件及其制造方法

5 本发明涉及具有由GaN(氮化镓)、AlN(氮化铝)、InN(氮化铟)、BN(氮化硼)或TIN(氮化铊)或它们的混合结晶等III-V族氮化物系半导体(以下称为氮化物系半导体)组成的半导体层的半导体元件及其制造方法。

近年来，正在努力推进作为发蓝色光或紫色光的发光二极管、半导体激光元件等半导体发光元件的GaN系半导体发光元件的实用化。

10 图8是表示以往的GaN系半导体激光元件例的模式剖面图。

图8所示的半导体激光元件如下制造。

首先，在MOCVD(有机金属化学汽相生长)装置、MBE(分子线外延生长)装置等结晶生长装置内，在蓝宝石衬底101的C(0001)面上，顺序地生长不掺杂的AlGaN构成的AlGaN缓冲层102、不掺杂GaN层103、n-GaN接触层104、n-AlGaN覆盖层105、n-GaN光引导层106、InGaN量子阱有源层107、p-AlGaN层108、p-GaN光引导层109、p-AlGaN覆盖层110和p-AlGaN间隙层111。

接着，从结晶生长装置中把晶片取出外部，按照RIBE法(反应性离子束腐蚀法)来腐蚀p-AlGaN间隙层111和p-AlGaN覆盖层110的预定区域。由此，形成脊形部分。

在脊形部分形成后，再次把晶片放回结晶生长装置内，在脊形部分的侧面和上面及p-AlGaN覆盖层110的平坦部分上生长n-AlGaN电流阻挡层112。而且，把晶片取出结晶生长装置的外部，腐蚀脊形部分上面的n-AlGaN电流阻挡层112，形成带状开口部分，使脊形部分的上面露出。然后，把晶片再次返回结晶生长装置内，在n-AlGaN电流阻挡层112和脊形部分的上面生长p-GaN接触层113。

接着，把晶片从结晶生长装置取出到外部，腐蚀并除去从p-GaN接触层113至n-GaN接触层104的一部分区域。这样一来，使n-GaN接触层104的预定区域露出。而且，在露出的n-GaN接触层104的预定区域上形成n电极50。此外，在p-GaN接触层113的预定区域上形成p电极51。最后，通过对蓝宝

石衬底 101 解理来形成共振器端面。

在有图 8 那样的脊形波导型结构的半导体激光元件中，通过形成脊形部分，在 InGaN 量子阱有源层 107 的水平方向上产生折射率的分布和形成狭窄电流。利用这种折射率的分布和狭窄电流，半导体激光元件中水平方向的光被封闭，
5 即可进行横模式控制。

一般地，如果使氮化物系半导体层厚厚地生长，那么容易发生裂纹，即使在氮化物系半导体层中，包含 Al 的 AlGaN 层也特别容易发生裂纹。此外，在有上述那样的脊形波导型结构的半导体激光元件的制造时，在脊形部分的形成时和 n-AlGaN 电流阻挡层 112 的带状开口部分的形成时，必须把晶片取出到结晶生长装置的外部来进行腐蚀，然后，再把晶片返回到结晶生长装置内，使 n-AlGaN 电流阻挡层 112 和 p-GaN 接触层 113 生长。
10

尤其在 n-AlGaN 电流阻挡层 112 中，为了横模式控制，与覆盖层相比，必须减小（增大能带隙）折射率。因此，在 n-AlGaN 电流阻挡层 112 中增大 Al 的组成。此外，增大 n-AlGaN 电流阻挡层 112 的膜厚，以便利用 n-AlGaN 电
15 流阻挡层 112 使电流充分狭窄。在这样的 Al 组成大并且膜厚大的 n-AlGaN 电
流阻挡层 112 中，特别容易发生裂纹。

由于 p-GaN 接触层 113 的膜厚也大，所以在 p-GaN 接触层 113 中容易发生裂纹。

此外，如上所述，在把晶片取出到结晶生长装置的外部时，由于晶片的表
20 面被氧化，在再生长时，在该氧化的表面上就会生长氮化物系半导体层，所以在再生长层中发生晶格缺陷。就是说，在上述半导体激光元件的制造时，在脊形部分的形成时把晶片取出到结晶生长装置的外部。因此，p-AlGaN 覆盖层 110 的平坦部分和脊形部分及 p-GaN 间隙层 111 的表面被氧化，由于在该氧化的 p-AlGaN 覆盖层 110 的平坦部分和脊形部分及 p-GaN 间隙层 111 的表面上再生长
25 n-AlGaN 电流阻挡层 112，所以在该 n-AlGaN 电流阻挡层 112 上产生晶格缺陷。

此外，在 n-AlGaN 电流阻挡层 112 上形成带状开口部分时，也把晶片取出到结晶生长装置的外部。由此，p-GaN 间隙层 111 和 n-AlGaN 电流阻挡层 112 的表面被氧化，由于在该氧化的 p-GaN 间隙层 111 和 n-AlGaN 电流阻挡层 112 的表面上再生长 p-GaN 接触层 113，所以在 p-GaN 接触层中也发生晶格缺陷。

30 以上那样的再生长的 n-AlGaN 电流阻挡层 112 和 p-GaN 接触层 113 中的裂

纹的发生和结晶性的劣化导致半导体激光元件的元件特性的劣化和可靠性的降低。

特别是 n-AlGaN 电流阻挡层 112 中的裂纹的发生和结晶性的劣化会导致元件的劣化和可靠性的降低。因此，横模式控制型半导体激光元件的制造方法是困难的。

本发明的目的在于提供能防止腐蚀等加工后的再生长层中发生裂纹和结晶性劣化的半导体元件。

本发明的另一目的在于提供可以防止腐蚀等加工后再生长层中发生裂纹和结晶性劣化的半导体元件的制造方法。

本发明的一个方案的半导体元件包括：上表面构图的氮化物系半导体构成的第一半导体层；位于第一半导体层上的氮化物系半导体构成的缓冲层；和位于缓冲层上的氮化物系半导体构成的第二半导体层。

其中，缓冲层是在不受衬底的氮化物系半导体层的晶格缺陷影响下生长的层，通过该缓冲层，可以减少位于缓冲层上的氮化物系半导体层的晶格缺陷。

此外，缓冲层是可以缓和位于该缓冲层上下的组成不同的两种氮化物系半导体层的热膨胀系数差的层。而且，缓冲层是按比第一和第二半导体层的生长温度低的温度生长的层，接近非晶状态，通过结晶生长装置内的温度变化容易变性，通过升温进行结晶。

在本发明的一个方案的半导体元件中，在第一半导体层上通过缓冲层来形成第二半导体层。由于缓冲层可以在不受衬底的第一半导体层的晶格缺陷的影响下生长，所以第二半导体层的晶格缺陷减少。此外，通过缓冲层使第一半导体层和第二半导体层的热膨胀系数差得以缓和。因此，可以防止第二半导体层的裂纹的发生，并且可实现良好的结晶性。根据以上方案，可实现元件特性和可靠性的提高。

缓冲层最好是在 500°C 以上 700°C 以下的衬底温度下生长的层。在这样的低温下生长的缓冲层接近非晶状态，通过结晶生长装置内的温度变化容易变形，通过升温进行结晶。

第一半导体层顺序地包括有源层和带有平坦部分及所述平坦部分上的脊形部分的覆盖层；缓冲层被设置在所述覆盖层的平坦部分上和脊形部分的侧面；第二半导体层包括在缓冲层上形成的电流阻挡层。

在制造这样的半导体元件时，把形成顺序地包括有源层和覆盖层的第一半
导体层的衬底从结晶生长装置取出到外部一次，除去除了覆盖层的中央部分的
带状区域以外的区域，在覆盖层上形成脊形部分和平坦部分。

由于上述半导体元件在形成脊形部分和平坦部分时被取出一次到结晶生长
装置的外部，所以覆盖层的平坦部分和脊形部分的表面被氧化。但是，由于在
覆盖层的平坦部分上和脊形部分的侧面通过缓冲层来形成电流阻挡层，所以电
流阻挡层可以在不受覆盖层的平坦部分和脊形部分的氧化表面的影响下生长。
此外，通过缓冲层使覆盖层和电流阻挡层的热膨胀系数差缓和。因此，可以防
止电流阻挡层的裂纹的发生，并且可实现良好的结晶性。

如上所述，在上述半导体元件中，由于可防止电流阻挡层中发生裂纹，并
且可防止结晶性的劣化，所以可实现元件特性和可靠性的提高。因此，横模式
控制型的半导体激光元件的制造变得容易。

此外，上述缓冲层的膜厚最好为 20Å 以上 500Å 以下。通过形成具有这样
膜厚的缓冲层，可以减少位于缓冲层上的电流阻挡层的晶格缺陷，同时可以缓
和位于缓冲层上下的组成不同的电流阻挡层和覆盖层的热膨胀系数差。

第一半导体层包括有源层、带有平坦部分和所述平坦部分上的脊形部分的
覆盖层、以及设置在覆盖层的平坦部分上和脊形部分的侧面的电流阻挡层；缓
冲层也可以被设置在覆盖层的脊形部分的上面和电流阻挡层上。

在制造这样的半导体元件时，把形成顺序地包括有源层、覆盖层和电流阻
挡层的第一半导体层的衬底从结晶生长装置取出到外部一次，进行预定的处
理，使覆盖层的脊形部分的上面露出。

在上述半导体元件中，由于在结晶生长装置的外部进行所述的预定处理，
所以电流阻挡层和覆盖层的脊形部分的表面被氧化。但是，由于在电流阻挡层
上和覆盖层的脊形部分的上面通过缓冲层来形成第二半导体层，所以第二半导
体层可以在不受电流阻挡层和覆盖层的脊形部分的氧化表面的影响下生长。此
外，通过缓冲层使电流阻挡层和覆盖层与第二半导体层的热膨胀系数差得以缓
和。因此，可以防止第二半导体层的裂纹的发生，并且可实现良好结晶性。

如上所述，在上述半导体元件中，由于可防止第二半导体层发生裂纹，并
且可防止结晶性的劣化，所以可实现元件特性和可靠性的提高。因此，横模式
控制型的半导体激光元件的制造变得容易。

此外，上述缓冲层的膜厚最好为 20Å 以上 150Å 以下。通过形成具有这样膜厚的缓冲层，可以减少位于缓冲层上的第二半导体层的晶格缺陷，同时可以缓和位于缓冲层上下的组成不同的电流阻挡层和覆盖层与第二半导体层的热膨胀系数差。

5 再有，在作为电流注入区域的脊形部分的上面形成缓冲层的情况下，由于电流容易流动，所以缓冲层的膜厚小更好。

此外，在脊形部分的上面和缓冲层之间也可以还设有间隙层。这种情况下，通过间隙层，可以防止脊形部分的覆盖层的氧化。

第一半导体层顺序地包括有源层、覆盖层、带有带状开口部分的电流阻挡层；缓冲层也可以被设置在电流阻挡层上、以及带状开口部分内的底面和侧面上。

在制造这样的半导体元件时，把形成顺序地包括有源层、覆盖层和电流阻挡层的第一半导体层的衬底从结晶生长装置取出到外部一次，进行预定的处理，在电流阻挡层上形成带状开口部分。

15 在上述半导体元件中，由于在结晶生长装置的外部，在电流阻挡层上形成带状开口部分，所以电流阻挡层和带状开口部分内的第一半导体层的表面被氧化。但是，由于在电流阻挡层和带状开口部分内露出的第一半导体层上通过缓冲层来形成第二半导体层，所以第二半导体层可以在不受电流阻挡层和第一半导体层的氧化表面的影响下生长。此外，通过缓冲层使电流阻挡层和覆盖层与第二半导体层的热膨胀系数差缓和。因此，可以防止第二半导体层发生裂纹，并且可实现良好结晶性。

如上所述，在上述半导体元件中，由于可防止第二半导体层发生裂纹，并且可防止结晶性的劣化，所以可实现元件特性和可靠性的提高。因此，横模式控制型的半导体激光元件的制造变得容易。

25 此外，上述缓冲层的膜厚最好为 20Å 以上 150Å 以下。通过形成具有这样膜厚的缓冲层，可以减少位于缓冲层上的第二半导体层的晶格缺陷，同时可以缓和位于缓冲层上下的组成不同的电流阻挡层和第一半导体层与第二半导体层的热膨胀系数差。

再有，在作为电流注入区域的电流阻挡层的带状开口部分的底面上形成缓冲层的情况下，为了电流容易流动，缓冲层的膜厚小更好。

上述氮化物系半导体可以是包含镓、铝、铟、铊和硼的至少其中之一的 III 族氮化物系半导体。

而且，构成上述缓冲层的氮化物系半导体包含铝，缓冲层的铝组成最好大于 0 并小于 0.7。通过具有这种铝组成的缓冲层，可以减少位于缓冲层上下的 5 第二氮化物系半导体层的晶格缺陷，同时可以缓和位于缓冲层上下的组成不同的第一和第二半导体层的热膨胀系数差。

根据本发明的另一方案的半导体元件的制造方法，包括：在结晶生长装置内按第一温度在衬底上形成氮化物系半导体层构成的第一半导体层的工序；把形成了第一半导体层的衬底从结晶生长装置取出并进行预定处理的工序；在结晶生长装置内，在处理的衬底上的第一半导体层上按比第一温度低的第二温度 10 形成氮化物系半导体构成的缓冲层的工序；以及在结晶生长装置内，在缓冲层上按比第二温度高的温度形成氮化物系半导体构成的第二半导体层的工序。

在根据本发明的另一方案的半导体元件的制造方法中，在从结晶生长装置中一次取出到外部并冷却的第一半导体层上，通过缓冲层，形成高温生长的第 15 二半导体层。

在把形成第一半导体层的衬底取出到结晶生长装置的外部进行预定的处理时，第一半导体层的表面被氧化。由于缓冲层在不受衬底的第一半导体层的晶格缺陷影响下生长，所以第二半导体层的晶格缺陷减少。此外，通过缓冲层使第一半导体层和第二半导体层的热膨胀系数差缓和。因此，可以防止第二半导体层发生裂纹，并且可以实现良好的结晶性。因此，可实现元件特性和可靠性的提高。 20

此外，形成上述缓冲层的工序最好包括按 500°C 以上 700°C 以下的第二温度形成缓冲层的工序。在这样的低温下生长的缓冲层接近非晶状态，通过结晶生长装置内的温度变化容易转变，通过升温进行结晶。通过按以上那样的工序来 25 生长缓冲层，可以减少位于缓冲层上的第二半导体层的晶格缺陷，同时可以缓和位于缓冲层上下的组成不同的第一和第二半导体层的热膨胀系数差。

形成第一半导体层的工序包括形成有源层的工序、以及在有源层上形成覆盖层的工序，进行预定处理的工序包括通过除去除了覆盖层的中央部分的带状区域以外的区域来形成平坦部分和平坦部分上的脊形部分的工序，形成缓冲层的工序包括在平坦部分上和所述脊形部分的侧面形成缓冲层的工序，形成第二 30

半导体层的工序包括在缓冲层上形成电流阻挡层的工序。

由于上述半导体元件在形成脊形部分和平坦部分时被取出到一次结晶生长装置的外部，所以覆盖层的平坦部分和脊形部分的表面被氧化。但是，由于在覆盖层的平坦部分上和脊形部分的侧面插入缓冲层并形成电流阻挡层，所以电流阻挡层可以在不受覆盖层的平坦部分和脊形部分的氧化表面的影响下生长。
此外，通过缓冲层使覆盖层与电流阻挡层的热膨胀系数差缓和。因此，可以防止电流阻挡层发生裂纹，并且可实现良好的结晶性。

如上所述，在上述半导体元件中，由于可防止电流阻挡层发生裂纹，并且防止结晶性的劣化，所以可实现元件特性和可靠性的提高。因此，横模式控制型的半导体激光元件的制造变得容易。

此外，形成上述缓冲层的工序最好包括形成膜厚 20Å 以上 500Å 以下的缓冲层的工序。通过形成这样膜厚的缓冲层，可以减少位于缓冲层上的电流阻挡层缺陷，同时可以缓和位于缓冲层上下位置的组成不同的电流阻挡层和覆盖层的热膨胀系数差。

形成第一半导体层的工序包括形成有源层的工序、在有源层上形成带有平坦部分和其平坦部分上的脊形部分的覆盖层的工序、以及在覆盖层上形成电流阻挡层的工序，进行预定处理的工序包括在电流阻挡层上形成带状开口部分并使脊形部分的上面露出的工序，形成缓冲层的工序包括在电流阻挡层上和带状开口部分内的底面及侧面形成缓冲层的工序。

在上述半导体元件中，由于在结晶生长装置的外部进行所述预定的处理，所以电流阻挡层和覆盖层的脊形部分的表面被氧化。但是，由于在电流阻挡层上和覆盖层的脊形部分的上面插入缓冲层并形成第二半导体层，所以第二半导体层可以在不受电流阻挡层和覆盖层的脊形部分的氧化表面的影响下生长。此外，通过缓冲层使电流阻挡层和覆盖层与第二半导体层的热膨胀系数差缓和。

因此，可以防止第二半导体层裂纹的发生，并且可实现良好的结晶性。

如上所述，在上述半导体元件中，由于可防止第二半导体层裂纹的发生，并且防止结晶性的劣化，所以可实现元件特性和可靠性的提高。因此，横模式控制型的半导体激光元件的制造变得容易。

此外，形成上述缓冲层的工序最好包括形成膜厚 20Å 以上 150Å 以下的缓冲层的工序。通过形成这样膜厚的缓冲层，可以减少位于缓冲层上的第二半导

体层的晶格缺陷，同时可以缓和位于缓冲层上下位置的组成不同的电流阻挡层和第一半导体层及第二半导体层的热膨胀系数差。

再有，在作为这种电流注入区域的脊形部分的上面形成缓冲层的情况下，为了使电流容易流动，减小缓冲层的膜厚更好。

5 此外，形成第一半导体层的工序最好还包括在覆盖层的脊形部分上面形成间隙层的工序。这种情况下，通过间隙层可以降低脊形部分的覆盖层的氧化。

10 形成第一半导体层的工序包括形成有源层的工序、在有源层上形成覆盖层的工序、以及在覆盖层上形成电流阻挡层的工序，进行预定处理的工序包括在电流阻挡层上形成带状开口部分，在带状开口部分内使第一半导体层露出的工序，形成缓冲层的工序还包括在电流阻挡层上和所述带状开口部分内的底面及侧面形成缓冲层的工序。

15 在上述半导体元件中，由于在结晶生长装置的外部在电流阻挡层中形成带状开口部分，所以电流阻挡层和带状开口部分内的第一半导体层的表面被氧化。但是，由于在电流阻挡层上和带状开口部分内露出的第一半导体层上插入缓冲层并形成第二半导体层，所以第二半导体层可以在不受电流阻挡层和第一半导体层的氧化表面的影响下生长。此外，通过缓冲层使电流阻挡层和第一半导体层与第二半导体层的热膨胀系数差缓和。因此，可以防止第二半导体层发生裂纹，并且可实现良好的结晶性。

20 如上所述，在上述半导体元件中，由于可防止第二半导体层发生裂纹，并且防止结晶性的劣化，所以可实现元件特性和可靠性的提高。因此，横模式控制型的半导体激光元件的制造变得容易。

25 此外，形成上述的缓冲层的工序最好包括形成膜厚 20Å 以上 150Å 以下的缓冲层的工序。通过形成这样膜厚的缓冲层，可以减少位于缓冲层上的第二半导体层的晶格缺陷，同时可以缓和位于缓冲层上下位置的组成不同的电流阻挡层和第一半导体层及第二半导体层的热膨胀系数差。

再有，在作为这种电流注入区域的电流阻挡层的带状上开口部分的底面上形成缓冲层的情况下，为了使电流容易流动，减小缓冲层的膜厚更好。

图 1 是表示本发明一实施例的半导体激光元件的制造方法的示意工序剖面图。

30 图 2 是表示本发明一实施例的半导体激光元件的制造方法的示意工序剖面

图。

图 3 是表示按照图 1 和图 2 所示的半导体激光元件的制造方法制造的半导体激光元件的示意剖面图。

图 4 是表示本发明另一实施例的半导体激光元件的示意剖面图。

5 图 5 是表示本发明另一实施例的半导体激光元件的制造方法的示意工序剖面图。

图 6 是表示本发明另一实施例的半导体激光元件的制造方法的示意工序剖面图。

10 图 7 是表示按照图 5 和图 6 所示的半导体激光元件的制造方法制造的半导体激光元件的示意剖面图。

图 8 是表示以往的半导体激光元件例的示意剖面图。

[优选实施例的说明]

图 1 是表示本发明一实施例的半导体激光元件的制造方法的示意工序剖面图。

15 如图 1 (a) 所示，在 MOCVD (有机金属化学汽相生长) 装置内放置蓝宝石衬底 1，按照 MOCVD 法，在蓝宝石衬底 1 的 C (0001) 面上顺序地生长不掺杂的 AlGaN 构成的 AlGaN 缓冲层 2、不掺杂 GaN 缓冲层 3、n-GaN 接触层 4、n-InGaN 裂纹防止层 5、n-AlGaN 覆盖层 6、InGaN 构成的 MQW (多重量子阱) 有源层 7、p-AlGaN 覆盖层 8、p-GaN 间隙层 9。

20 这种情况下，AlGaN 缓冲层 2 生长时的衬底温度为 600°C，MQW 有源层 7 和 n-InGaN 裂纹防止层 5 生长时的衬底温度为 800°C。此外，除此以外的各层 3、4、6、8、9 生长时的衬底温度为 1000°C。此外，作为 n 型掺杂物使用 Si，作为 p 型掺杂物使用 Mg。

25 接着，把晶片从 MOCVD 装置中取出到外部，如图 1 (b) 所示，按照 RIBE 法 (反应性离子束腐蚀法)，腐蚀 p-GaN 间隙层 9 和 p-AlGaN 覆盖层 8 的预定区域。这样，形成脊形部分。

在形成脊形部分后，脊形部分的上面和侧面及 p-AlGaN 覆盖层 8 的平坦部分的表面在大气中被氧化。

30 在形成脊形部分后，再次把晶片返回 MOCVD 装置内。然后，如图 1 (c) 所示，在脊形部分的上面和侧面及 p-AlGaN 覆盖层 8 的平坦部分上通过 Si 生

长 n 型掺杂的 $n\text{-Al}_{0.5}\text{Ga}_{0.5}\text{N}$, 形成膜厚 250Å 的 $n\text{-AlGaN}$ 第一再生长低温缓冲层 10。而且, 在该 $n\text{-AlGaN}$ 第一再生长低温缓冲层 10 上, 通过 Si 生长 n 型掺杂的 $n\text{-AlGaN}$ 电流阻挡层 11。这种情况下, $n\text{-AlGaN}$ 第一再生长低温缓冲层 10 生长时的衬底温度达到 600°C, 而 $n\text{-AlGaN}$ 电流阻挡层 11 生长时的衬底温度达到 1000°C。

如上所述, 在取出到外部一次的 $p\text{-AlGaN}$ 覆盖层 8 的平坦部分上和脊形部分的上面及侧面按低温使 $n\text{-AlGaN}$ 再生长, 形成 $n\text{-AlGaN}$ 第一再生长低温缓冲层 10, 通过在 $n\text{-AlGaN}$ 第一再生长低温缓冲层 10 上形成 $n\text{-AlGaN}$ 电流阻挡层 11, $n\text{-AlGaN}$ 电流阻挡层 11 可以在不受 $p\text{-AlGaN}$ 覆盖层 8 的氧化表面影响下生长。因此, $n\text{-AlGaN}$ 电流阻挡层 11 的晶格缺陷减少。

此外, 通过 $n\text{-AlGaN}$ 第一再生长低温缓冲层 10, 通过追加生长 $n\text{-AlGaN}$ 电流阻挡层 11, 产生的应力被缓和。因此, 可以防止 $n\text{-AlGaN}$ 电流阻挡层 11 中发生裂纹。

根据以上情况, 即使在形成膜厚大并且 Al 组成大的 $n\text{-AlGaN}$ 电流阻挡层 11 的情况下, 也不发生裂纹, 可实现良好的结晶性。

接着, 把晶片从 MOCVD 装置取出到外部, 如图 2 (d) 所示, 按照 RIBE 法等来腐蚀 $n\text{-AlGaN}$ 第一再生长低温缓冲层 10 和 $n\text{-AlGaN}$ 电流阻挡层 11 的脊形部分上的区域。这样一来, 在 $n\text{-AlGaN}$ 第一再生长低温缓冲层 10 和 $n\text{-AlGaN}$ 电流阻挡层 11 中形成带状开口部分, 使 $p\text{-GaN}$ 间隙层 9 露出。

在取出到外部时, $n\text{-AlGaN}$ 电流阻挡层 11 和露出的 $p\text{-GaN}$ 间隙层 9 的表面被氧化。

再有, 在 $n\text{-AlGaN}$ 第一再生长低温缓冲层 10 上形成的 $n\text{-AlGaN}$ 电流阻挡层 11 中, 如上所述, 在脊形部分的上面和侧面及 $p\text{-AlGaN}$ 覆盖层 8 的平坦部分的被氧化的表面的影响通过 $n\text{-AlGaN}$ 第一再生长低温缓冲层 10 被缓和。因此, 如上所述, 在 $n\text{-AlGaN}$ 电流阻挡层 11 的表面被氧化的情况下, 与图 8 所示的以往的 $n\text{-AlGaN}$ 电流阻挡层 112 相比, 结晶性仍然良好。

上述腐蚀后, 再次把晶片返回 MOCVD 装置内。然后, 如图 2 (e) 所示, 在露出的 $p\text{-GaN}$ 间隙层 9 上、 $n\text{-AlGaN}$ 电流阻挡层 11 的侧面、 $n\text{-AlGaN}$ 电流阻挡层 11 上通过 Mg 再生长 p 型掺杂的 $p\text{-Al}_{0.5}\text{Ga}_{0.5}\text{N}$, 形成厚度 50Å 的 $p\text{-AlGaN}$ 第二再生长低温缓冲层 12。而且, 在该 $p\text{-AlGaN}$ 第二再生长低温缓冲层 12 上,

通过 Mg 生长 p 型掺杂的 p-GaN 接触层 13。这种情况下，p-AlGaN 第二再生长低温缓冲层 12 生长时的衬底温度达到 600°C，p-GaN 接触层 13 生长时的温度达到 1000°C。

如上所述，通过在取出到外部一次的 n-AlGaN 电流阻挡层 11 和脊形部分的 p-GaN 间隙层 9 上按低温再生长 p-AlGaN，形成 p-AlGaN 第二再生长低温缓冲层 12，在 p-AlGaN 第二再生长低温缓冲层 12 上形成 p-GaN 接触层 13，p-GaN 接触层 13 可以在不受 n-AlGaN 电流阻挡层 11 和 p-GaN 间隙层 9 的氧化表面的影响下生长。由此，p-GaN 接触层 13 的晶格缺陷减少。

此外，通过 p-AlGaN 第二再生长低温缓冲层 12，通过追加生长 p-GaN 接触层 13，产生的应力被缓和。因此，可以防止 p-GaN 接触层 13 中发生裂纹。

由以上可知，即使在形成膜厚大的 p-GaN 接触层 13 的情况下，也不发生裂纹，可实现良好的结晶性。

接着，把晶片从 MOCVD 装置取出到外部，如图 2 (f) 所示，腐蚀从 p-GaN 接触层 13 至 n-GaN 接触层 4 的一部分区域。这样一来，使 n-GaN 接触层 4 的预定区域露出。

而且，在该露出的 n-GaN 接触层 4 的预定区域上形成 n 电极 50，并且在 p-GaN 接触层 13 的预定区域上形成 p 电极 51。最后，通过对蓝宝石衬底 101 解理来形成共振器端面。

根据以上的方法，制造图 3 所示的具有脊形波导结构的半导体激光元件 200。

在半导体激光元件 200 中，从 p 电极 51 注入的电流通过 n-AlGaN 电流阻挡层 11 而狭窄。由此，脊形部分下的区域成为电流路径。另一方面，由于 n-AlGaN 电流阻挡层 11 的 Al 组成大，所以在 MQW 有源层 7 中，脊形部分下的区域的有效折射率与两侧区域的有效折射率相比变大。

由以上可知，在半导体激光元件 200 中，光被封闭在脊形部分下的 MQE 有源层 7 中，可进行横模式控制。于是，半导体激光元件 200 是具有实际折射率波导结构的半导体激光元件。

其中，在半导体激光元件 200 中，通过 n-AlGaN 第一再生长低温缓冲层 10，可防止 n-AlGaN 电流阻挡层 11 中裂纹的发生和结晶性的劣化。由此，可实现元件特性和可靠性的提高。因此，横模式控制型的半导体激光元件的制造变得

容易。

此外，在半导体激光元件 200 中，通过 p-AlGaN 第二再生长低温缓冲层 12，可防止 p-GaN 接触层 13 的裂纹的发生和结晶性的劣化。因此，就半导体激光元件 200 来说，还可实现元件特性的提高。

5 上述说明中，n-AlGaN 第一再生长低温缓冲层 10 和 p-AlGaN 第二再生长低温缓冲层 12 的生长时的衬底温度为 600℃，但如果这些层 10、12 的生长时的衬底温度在 500~700℃的范围内，那么不限于上述温度。

10 此外，在上述说明中，n-AlGaN 第一再生长低温缓冲层 10 和 p-AlGaN 第二再生长低温缓冲层 12 由 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$ 组成，但这些层 10、12 中的 Al 的组成不限于上述情况。n-AlGaN 第一再生长低温缓冲层 10 和 p-AlGaN 第二再生长低温缓冲层 12 的 Al 的组成 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 的 X 为 $0 < X < 0.7$ 就可以。

15 而且，在上述说明中，n-AlGaN 第一再生长低温缓冲层 10 的膜厚为 250Å，p-AlGaN 第二再生长低温缓冲层 12 的膜厚为 50Å，但 n-AlGaN 第一再生长低温缓冲层 10 和 p-AlGaN 第二再生长低温缓冲层 12 的膜厚不限于此。n-AlGaN 第一再生长低温缓冲层 10 的膜厚为 20~500Å 也可以，p-AlGaN 第二再生长低温缓冲层 12 的膜厚为 20~150Å 也可以。

20 再有，在半导体激光元件 200 中，在作为电流路径的脊形部分中形成 p-AlGaN 第二再生长低温缓冲层 12。其中，由于低温下生长的 p-AlGaN 第二再生长低温缓冲层 12 为高电阻，所以在增大 p-AlGaN 第二再生长低温缓冲层 12 的膜厚的情况下，电流不易流动。因此，p-AlGaN 第二再生长低温缓冲层 12 的膜厚小较好。如上所述，在 p-AlGaN 第二再生长低温缓冲层 12 的膜厚减小到 50Å 的情况下，通过隧道效应，在 p-AlGaN 第二再生长低温缓冲层 12 中电流容易流动。

25 第一和第二再生长低温缓冲层 10、12 的组成不限于上述的 AlGaN。第一和第二再生长低温缓冲层 10、12 也可以由包含 Ga、Al、In、B 和 Ti 的至少其中之一的氮化物系半导体组成。

再有，在第一和第二再生长低温缓冲层 10、12 包含 Al 的情况下，透明度高并且膜质良好。

30 此外，在上述说明中，形成 n 型的第一再生长低温缓冲层 10 和 p 型的第二再生长低温缓冲层 12，但第一和第二再生长低温缓冲层 10、12 在几十 Å 左右

的厚度情况下不掺杂也可以，但为了降低工作电压，不期望不掺杂。而且，第一再生长低温缓冲层 10 也可以掺杂 Zn。这样的掺杂 Zn 的第一再生长低温缓冲层 10 有高电阻。

此外，各层 2~9、11、13 由包含 Ga、Al、In、B 和 Ti 的至少其中之一的氮化物系半导体组成，也可以是上述组成以外。再有，在电流阻挡层 11 由 InGaN 组成的情况下，半导体激光元件 200 成为损失波导结构。

此外，电流阻挡层 11 也可以包含作为杂质的 Zn。包含 Zn 的电流阻挡层 11 有高电阻。

而且，在上述说明中，在蓝宝石衬底 1 上顺序地形成 n 型的半导体层和 p 型的半导体层，但在蓝宝石衬底 1 上顺序地形成 p 型的半导体层和 n 型的半导体层也可以。这种情况下，形成 p 型掺杂的第一再生长低温缓冲层 10 或不掺杂的第一再生长低温缓冲层 12。或者，也可以形成掺杂 Zn 的高电阻的第一再生长低温缓冲层 10。此外，这种情况下，形成 n 型掺杂的第二再生长低温缓冲层 12 或不掺杂的第二再生长低温缓冲层 12。

再有，在上述半导体激光元件 200 中，形成第一和第二再生长低温缓冲层 10、12，但也可以是具有形成第一再生长低温缓冲层 10 和第二再生长低温缓冲层 12 的其中一个结构的半导体激光元件。以下说明这种情况。

图 4 是本发明另一实施例的半导体激光元件的示意剖面图。

图 4 所示的半导体激光元件 201 除了未形成 p-AlGaN 第二再生长低温缓冲层 12 之外，有与图 3 的半导体激光元件 200 相同的结构。这种半导体激光元件 201 除了以下方面外，按与半导体激光元件 200 的制造方法相同的方法来制造。

这种情况下，在进行图 2 (d) 所示的 n-AlGaN 再生长低温缓冲层 10 和 n-AlGaN 电流阻挡层 11 的腐蚀后，在脊形部分的 n-GaN 间隙层 9 上、n-AlGaN 再生长低温缓冲层 10 和 n-AlGaN 电流阻挡层 11 的侧面、以及 n-AlGaN 电流阻挡层 11 上直接再生长 p-GaN，形成 p-GaN 接触层 13。

在半导体激光元件 201 中，与半导体激光元件 200 一样，通过 n-AlGaN 再生长低温缓冲层 10，可防止 n-AlGaN 电流阻挡层 11 中裂纹的发生和结晶性的劣化。由此，在半导体激光元件 201 中可实现工作电压的降低，提高元件特性。

其中，在半导体激光元件 201 中，如半导体激光元件 200 那样，在作为电

流路径的脊形部分中形成高电阻的 p-AlGaN 第二再生长低温缓冲层 12。因此，在半导体激光元件 201 中，可进一步降低工作电压。

而且，除了未形成 n-AlGaN 第一再生长低温缓冲层 10 以外，具有与图 3 的半导体激光元件 200 相同结构的半导体激光元件也可以。这种情况下，在形成脊形部分后，除了直接在脊形部分的上面和侧面及 p-AlGaN 覆盖层 8 的平坦部分上形成 n-AlGaN 电流阻挡层 11 以外，利用与半导体激光元件 200 的制造方法相同的方法来制造半导体激光元件。在这样制造的半导体激光元件中，通过 p-AlGaN 第二再生长低温缓冲层 12，可防止 p-GaN 接触层 13 的裂纹的发生和结晶性的劣化。因此，即使在仅形成这样的 p-AlGaN 第二再生长低温缓冲层 12 的半导体激光元件中，与以往的半导体激光元件相比，元件特性和可靠性提高。

图 5 是表示本发明另一实施例的半导体激光元件的制造方法的示意工序剖面图。

如图 5 (a) 所示，在 MOCVD 装置内放置蓝宝石衬底 21，按照 MOCVD 法，在蓝宝石衬底 21 的 C(0001)面上顺序地生长不掺杂的 AlGaN 构成的 AlGaN 缓冲层 22、不掺杂 GaN 层 23、n-GaN 接触层 24、n-InGaN 裂纹防止层 25、n-AlGaN 覆盖层 26、InGaN 构成的 MQW 有源层 27、p-AlGaN 第一覆盖层 28 和 n-AlGaN 电流阻挡层 29。

这种情况下，AlGaN 缓冲层 22 生长时的衬底温度为 600℃，MQW 有源层 27 和 n-InGaN 裂纹防止层 25 生长时的衬底温度为 800℃。此外，除此以外的各层 23、24、26、28、29 生长时的衬底温度为 1000℃。此外，作为 n 型掺杂物使用 Si，作为 p 型掺杂物使用 Mg。

接着，把晶片从 MOCVD 装置中取出到外部，如图 5 (b) 所示，按照 RIBE 法等腐蚀 n-AlGaN 电流阻挡层 29 的预定区域。这样，在 n-AlGaN 电流阻挡层 29 上形成带状开口部分，在开口部分内使 p-AlGaN 第一覆盖层 28 露出。

在取出到外部时，n-AlGaN 电流阻挡层 29 和开口部分内的 p-AlGaN 第一覆盖层 28 的表面被氧化。

在上述腐蚀后，再次把晶片返回 MOCVD 装置内。然后，如图 6 (c) 所示，在 n-AlGaN 电流阻挡层 29 上和 p-AlGaN 第一覆盖层 28 上，通过 Mg 生长 p 型掺杂的 p-Al_{0.5}Ga_{0.5}N，形成膜厚 50Å 的 p-AlGaN 再生长低温缓冲层 30。而且，

在该 p-AlGaN 再生长低温缓冲层 30 上，通过 Mg 顺序生长 p 型掺杂的 p-AlGaN 第二覆盖层 31 和 p-GaN 接触层 32。这种情况下，p-AlGaN 再生长低温缓冲层 30 生长时的衬底温度达到 600℃，而 p-AlGaN 第二覆盖层 31 和 p-GaN 接触层 32 生长时的衬底温度达到 1000℃。

如上所述，在取出到外部一次并冷却的 n-AlGaN 电流阻挡层 29 上和开口部分内的 p-AlGaN 第一覆盖层 28 上按低温使 p-AlGaN 再生长，形成 p-AlGaN 再生长低温缓冲层 30，通过在 p-AlGaN 再生长低温缓冲层 30 上形成 p-AlGaN 第二覆盖层 31，p-AlGaN 第二覆盖层 31 可以在不受 n-AlGaN 电流阻挡层 29 和 p-AlGaN 第一覆盖层 28 的氧化表面影响下生长。因此，p-AlGaN 第二覆盖层 31 的晶格缺陷减少。

此外，通过 p-AlGaN 再生长低温缓冲层 30，通过追加生长 p-AlGaN 第二覆盖层 31 和 p-GaN 接触层 32，产生的应力被缓和。因此，可以防止 p-AlGaN 第二覆盖层 31 和 p-GaN 接触层 32 发生裂纹。

根据以上情况，在 p-AlGaN 第二覆盖层 31 中不发生裂纹，可实现良好的结晶性。

接着，把晶片取出到 MOCVD 装置的外部，如图 6 (d) 所示，腐蚀从 p-GaN 接触层 32 至 n-GaN 接触层 24 的一部分区域。这样，使 n-GaN 接触层 24 的预定区域露出。

而且，在露出的 n-GaN 接触层 24 的预定区域上形成 n 电极 50，并且在 p-GaN 接触层 32 的预定区域上形成 p 电极 51。最后，通过对蓝宝石衬底 101 解理来形成共振器端面。

如以上那样，制造图 7 所示的具有自对准结构的半导体激光元件 202。

在半导体激光元件 202 中，从 p 电极 51 注入的电流通过 n-AlGaN 电流阻挡层 29 而狭窄。由此，n-AlGaN 电流阻挡层 29 的开口部分下的区域成为电流路径。另一方面，由于 n-AlGaN 电流阻挡层 29 的 Al 组成大，所以在 MQW 有源层 27 中，n-AlGaN 电流阻挡层 29 的开口部分下的区域执行的折射率与两侧区域的有效折射率相比变大。

根据以上情况，在半导体激光元件 202 中，光被封闭在 n-AlGaN 电流阻挡层 29 的开口部分下的 MQE 有源层 27 中，可进行横模式控制。于是，半导体激光元件 202 是具有实际折射率波导半导体激光元件。

再有，半导体激光元件 202 的 n-AlGaN 电流阻挡层 29 表示把晶片取出到 MOCVD 装置外部一次后再生长的层。因此，在 n-AlGaN 电流阻挡层 29 中，裂纹难以发生。

在上述半导体激光元件 202 中，通过 p-AlGaN 再生长低温缓冲层 30，可防止 p-AlGaN 第二覆盖层 31 的裂纹的发生和结晶性的劣化。因此，半导体激光元件 202 的工作电压降低，元件特性提高。

上述说明中，p-AlGaN 再生长低温缓冲层 30 生长时的衬底温度为 600℃，但如果 p-AlGaN 再生长低温缓冲层 30 的生长时的衬底温度在 500~700℃的范围内，那么不限于上述温度。

10 此外，在上述说明中，p-AlGaN 再生长低温缓冲层 30 由 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$ 组成，但 p-AlGaN 再生长低温缓冲层 30 中的 Al 的组成不限于上述情况。p-AlGaN 再生长低温缓冲层 30 的 Al 的组成 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 的 X 为 $0 < X < 0.7$ 就可以。

而且，在上述说明中，p-AlGaN 再生长低温缓冲层 30 的膜厚为 50Å，p-AlGaN 再生长低温缓冲层 30 的膜厚不限于此。p-AlGaN 再生长低温缓冲层 30 的膜厚 15 为 20~150Å 也可以。

再有，在半导体激光元件 202 中，在作为电流路径的 n-AlGaN 电流阻挡层 29 的开口部分上形成 p-AlGaN 再生长低温缓冲层 30。其中，由于低温下生长的 p-AlGaN 再生长低温缓冲层 30 为高电阻，所以在增大 p-AlGaN 再生长低温缓冲层 30 的膜厚的情况下，电流不易流动。因此，p-AlGaN 再生长低温缓冲层 20 30 的膜厚小较好。如上所述，在 p-AlGaN 再生长低温缓冲层 30 的膜厚减小到 50Å 的情况下，通过隧道效应，在 p-AlGaN 再生长低温缓冲层 30 中电流容易流动。

此外，在上述说明中，形成 p 型的再生长低温缓冲层 30，但再生长低温缓冲层 30 在几十 Å 左右的厚度情况下不掺杂也可以，但为了降低工作电压，不 25 期望不掺杂。

此外，再生长低温缓冲层 30 的组成不限于上述的 AlGaN。再生长低温缓冲层 30 也可以由包含 Ga、Al、In、B 和 Ti 的至少其中之一的氮化物系半导体组成。

再有，在再生长低温缓冲层 30 包含 Al 的情况下，透明度高并且膜质良好。

30 此外，如果各层 22~29、31、32 由包含 Ga、Al、In、B 和 Ti 的至少其中之一之

一的氮化物系半导体组成，那么也可以是上述组成以外。再有，在电流阻挡层 29 由 InGaN 组成的情况下，半导体激光元件 202 成为损失波导结构。

此外，电流阻挡层 29 也可以包含作为杂质的 Zn。包含 Zn 的电流阻挡层有高电阻。

而且，在上述说明中，在蓝宝石衬底 21 上顺序地形成 n 型的半导体层和 p 型的半导体层，但在蓝宝石衬底 21 上顺序地形成 p 型的半导体层和 n 型的半导体层也可以。这种情况下，形成 n 型掺杂的再生长低温缓冲层 30 或不掺杂的再生长低温缓冲层 0。

在上述说明中，说明了把本发明的半导体元件的制造方法应用于半导体激光元件制造的情况，但本发明的半导体元件的制造方法也可以应用于半导体激光元件以外的半导体发光元件、光电二极管等受光元件和晶体管等电子元件的制造。

此外，在上述说明中说明了在腐蚀后的再生长时形成再生长低温缓冲层的情况，但在腐蚀以外的加工工序后的再生长时形成再生长低温缓冲层也可以。

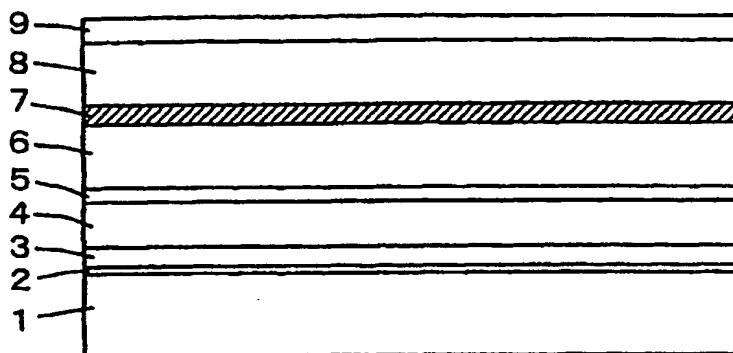
例如，在图 3 所示的半导体激光元件 200 中，不进行腐蚀，按照使用绝缘膜的选择生长法，在再生长低温缓冲层 10 和 n-AlGaN 电流阻挡层 11 中形成带状开口部分也可以。在这种情况下，在结晶生长装置的外部，在脊形部分的上面形成 SiO_2 等绝缘膜后，在结晶生长装置内，在脊形部分的侧面和 p-AlGaN 覆盖层 8 的平坦部分上生长 n-AlGaN 第一再生长低温缓冲层 10 和 n-AlGaN 电流阻挡层 11。在形成 n-AlGaN 第一再生长低温缓冲层 10 和 n-AlGaN 电流阻挡层 11 后，通过再次在结晶生长装置的外部除去绝缘膜，来形成带状开口部分。使用这样的绝缘膜，在进行了 n-AlGaN 第一再生长低温缓冲层 10 和 n-AlGaN 电流阻挡层 11 的加工后，在 n-AlGaN 电流阻挡层 11 上和开口部分内露出的 p-GaN 间隙层 9 上形成 p-AlGaN 第二再生长低温缓冲层 12。由此，就在 p-AlGaN 第二再生长低温缓冲层 12 上形成的 p-GaN 接触层 13 来说，可防止裂纹的发生，并且可实现结晶性的提高。

此外，在腐蚀等加工后，如果有再生长的场所，那么形成再生长低温缓冲层的场所没有特别限定。

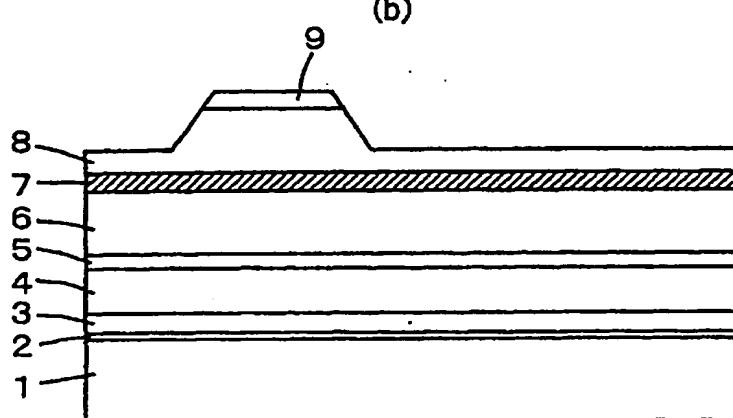
00·11·20

说 明 书 附 图

(a)



(b)



(c)

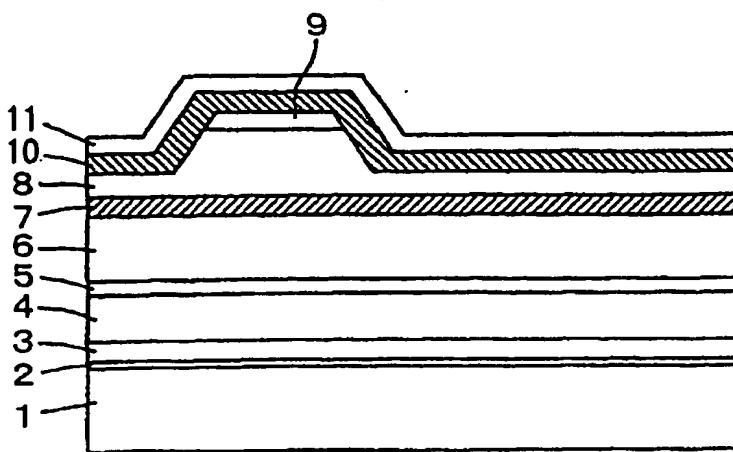


图 1

00-11-20

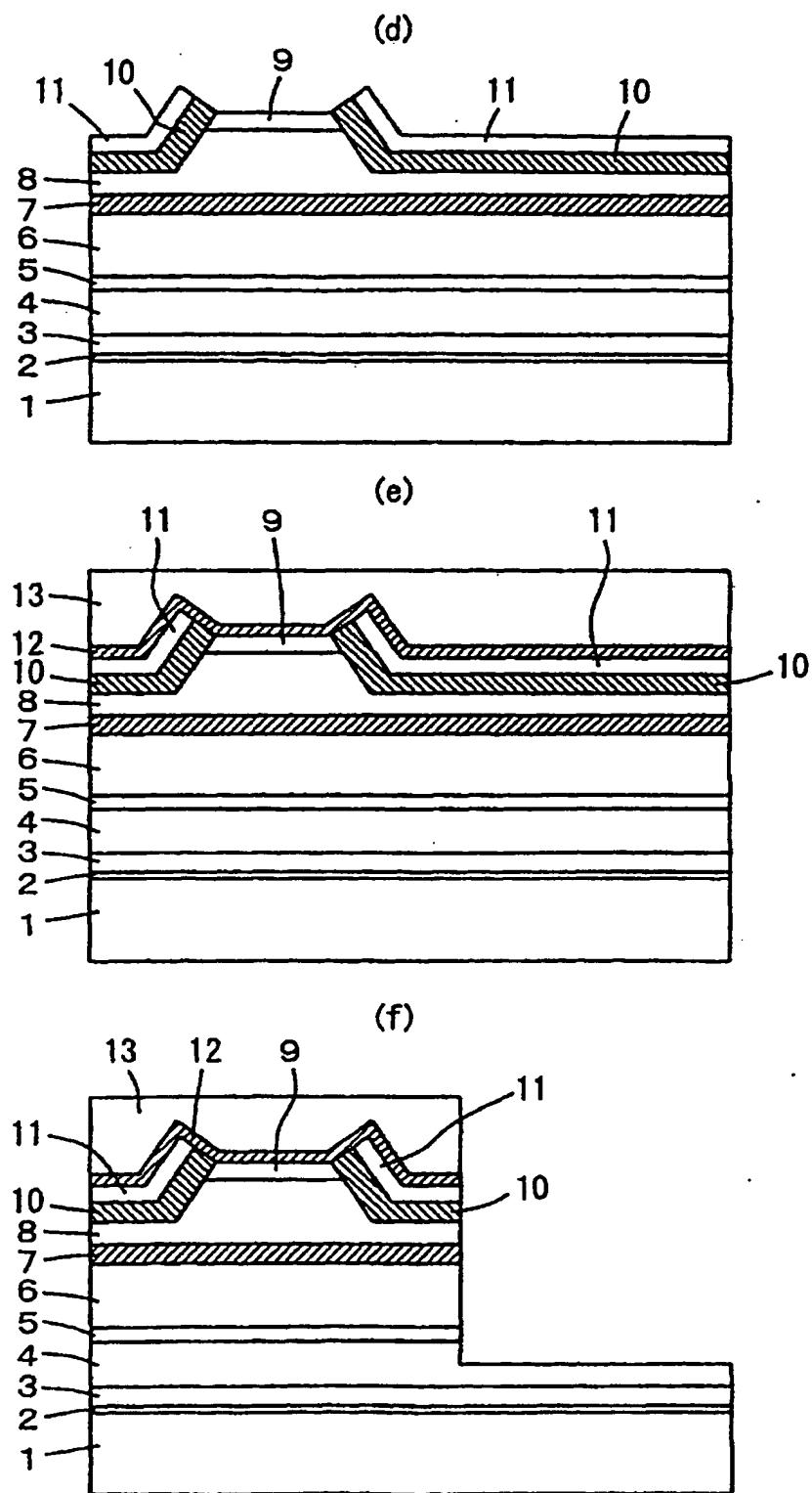


图 2

00-11-20

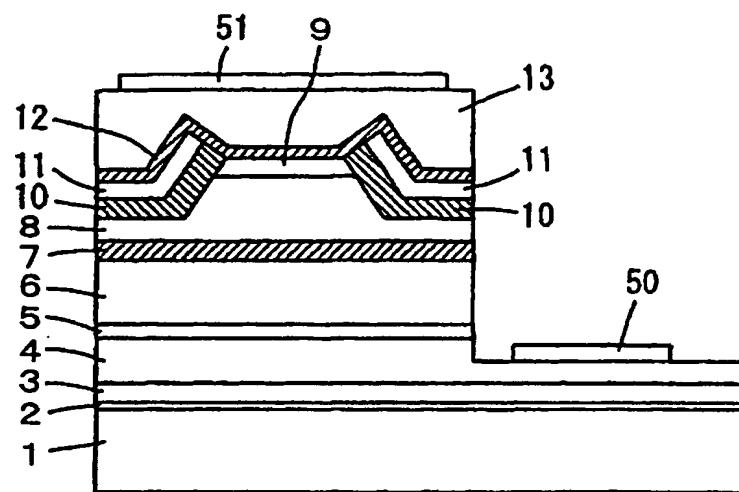


图 3

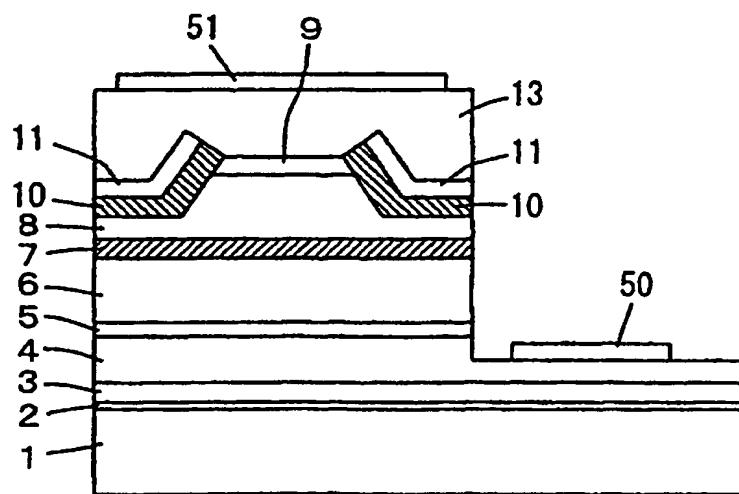
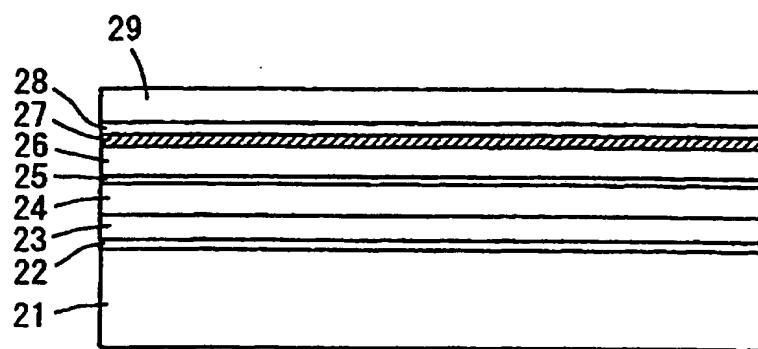


图 4

00-11-20

(a)



(b)

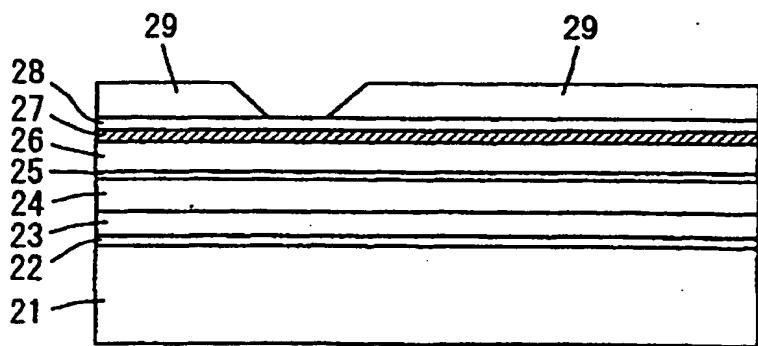
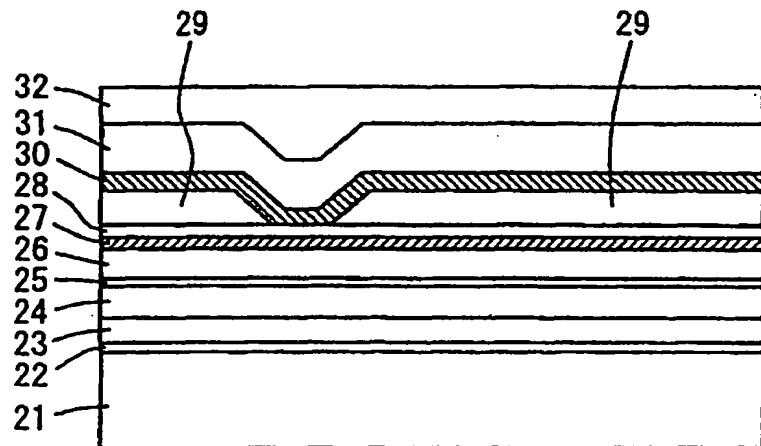


图 5

00-11-20

(c)



(d)

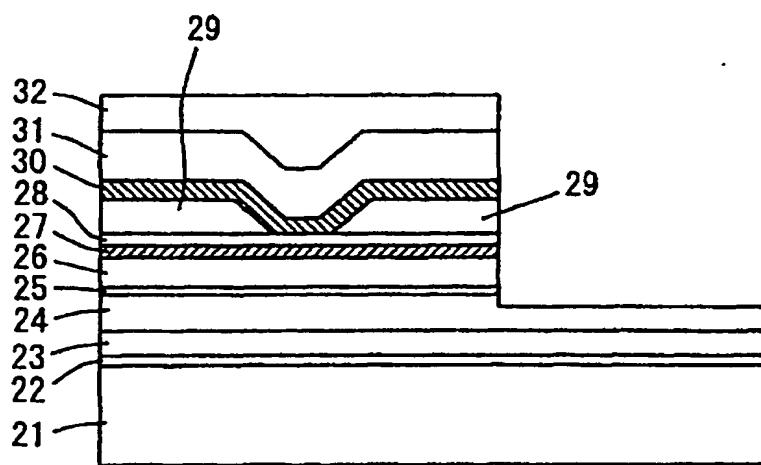


图 6

00-11-20

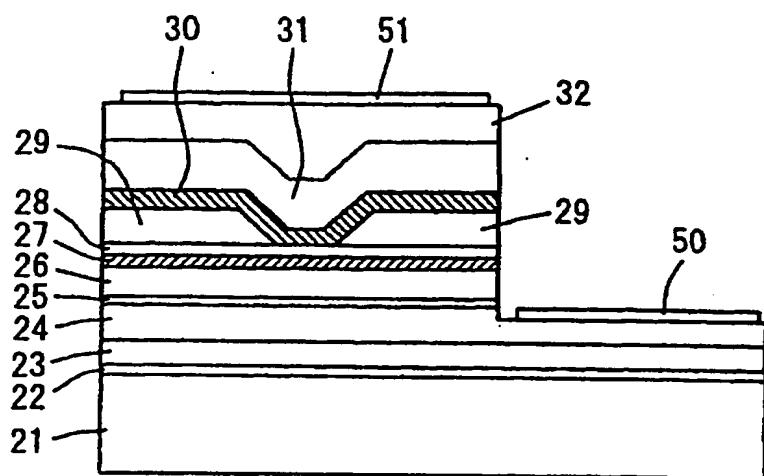


图 7

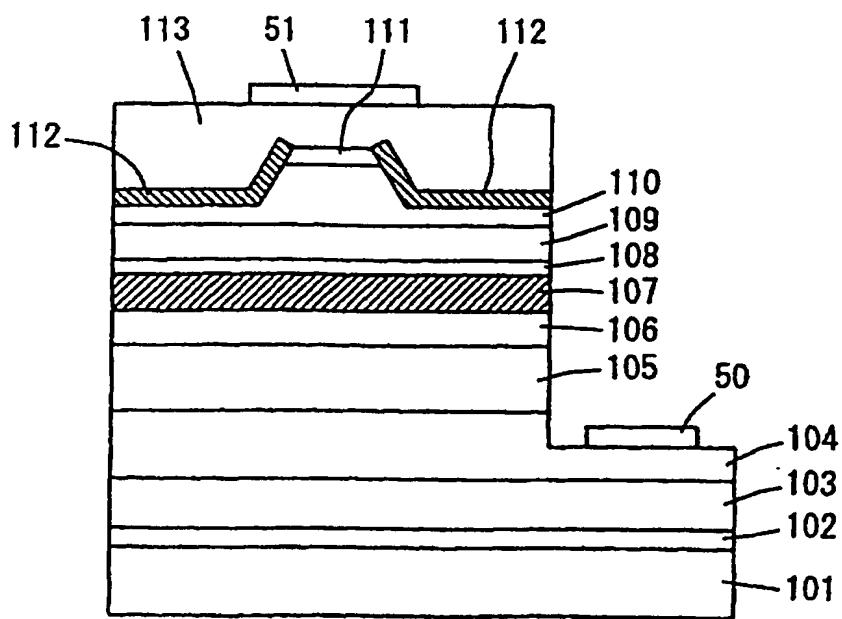


图 8